

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-199791

(43) 公開日 平成9年(1997)7月31日

(51) Int.Cl.⁶

H01S 3/18

識別記号

庁内整理番号

F I

H01S 3/18

技術表示箇所

審査請求 有 請求項の数 8 O L (全 10 頁)

(21) 出願番号 特願平8-9436

(22) 出願日 平成8年(1996)1月23日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 森本 卓夫

東京都港区芝五丁目7番1号 日本電気株式会社内

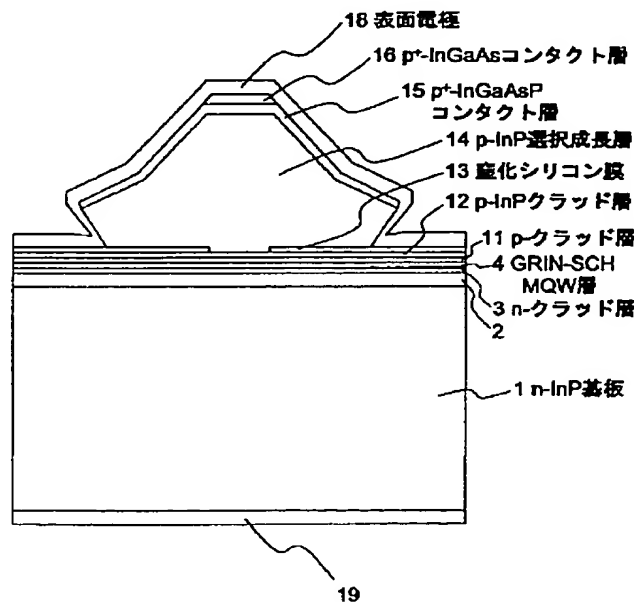
(74) 代理人 弁理士 志賀 正武

(54) 【発明の名称】 光半導体装置およびその製造方法

(57) 【要約】

【課題】 半導体レーザの活性層幅の制御性を向上し、漏れ電流を無くして、閾値の低減、微分量子効率の向上、温度特性の向上、最大光出力の向上を行う。

【解決手段】 n型InP基板1上に、n-クラッド層3、GRIN-SCH-MQW層4、p-クラッド層11、p-InPクラッド層12が形成され、その上に1.5 μ m幅で開口した窒化シリコン膜13上に、選択成長により覆い被さるように形成されたp-InPクラッド選択成長層14が4 μ mの高さで形成され、窒化シリコン膜13が電流ブロック層、光閉じ込め層として機能する。これにより、放射角が狭くて丸い屈折率導波となり、漏れ電流が無くなる。また、p-InPクラッド選択成長層14上にコンタクト層15、16、表面電極18が形成され、コンタクト幅が10 μ mとなっている。



【特許請求の範囲】

【請求項1】半導体基板上に、活性層、ストライプ状に開口した誘電体膜が順次設けられ、該誘電体膜の開口部から半導体結晶をエピタキシャル成長させて開口部外方の前記誘電体膜の上にまで載りかかるような形状のクラッド層とし、該誘電体膜を電流ブロック層や光閉じ込め層として機能させるとともに、前記クラッド層上面のコンタクト層を介して上部電極が設けられたことを特徴とする光半導体装置。

【請求項2】請求項1に記載の光半導体装置において、前記ストライプ状の開口部の幅が、 $0.5\mu\text{m}$ から $2\mu\text{m}$ であることを特徴とする光半導体装置。

【請求項3】請求項1または2に記載の光半導体装置において、前記ストライプ状の開口部が、複数箇所設けられたことを特徴とする光半導体装置。

【請求項4】請求項1ないし3のいずれかに記載の光半導体装置において、前記誘電体膜と活性層との距離が $0.3\mu\text{m}$ 以内であることを特徴とする光半導体装置。

【請求項5】請求項1ないし4のいずれかに記載の光半導体装置において、前記クラッド層と同一導電型のクラッド層が前記活性層の下に設けられ、それと逆の導電型の拡散領域が前記活性層に達するように形成されたことを特徴とする光半導体装置。

【請求項6】請求項1ないし4のいずれかに記載の光半導体装置において、前記活性層がメサストライプ形状とされ、その表面を覆うように前記誘電体膜が設けられ、前記メサストライプの上面に前記開口部が設けられたことを特徴とする光半導体装置。

【請求項7】請求項1ないし4のいずれかに記載の光半導体装置において、前記エピタキシャル成長させた半導体結晶の両側方にも同様の半導体結晶が成長され、中央の半導体結晶のみが前記上部電極と電気的に接続されたクラッド層となっていることを特徴とする光半導体装置。

【請求項8】半導体基板全面に活性層を結晶成長させる工程と、その上にストライプ状に開口した誘電体膜を形成する工程と、該誘電体膜の開口部から半導体結晶を選択的に成長させ、該誘電体膜上に載りかかるまで結晶成長させてクラッド層とし、その上面に連続的にコンタクト層まで成長させる工程とを有することを特徴とする光半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光半導体装置に関

し、特に電流狭窄構造と導波光の横モード制御を行う構造を有した半導体レーザや、光変調器等の光半導体装置およびその製造方法に関するものである。

【0002】

【従来の技術】加入者系の光通信では、低コストの半導体レーザが望まれており、この一つのタイプとして、結晶成長回数を少なくしたリッジ型レーザがいろいろと研究されている。特にAlを含む材料系においては、活性層をエッチングして一旦露出させてしまうBH (Buried Heterostructure) 系の構造では酸化の問題を回避するのが難しいため、多くの場合リッジ型レーザが用いられる。

【0003】例えば、InAlGaAs系では、ジャーナル・オブ・クォンタム・エレクトロニクス、1994年のChung-En Zah, "High-Performance Uncooled 1.3- μm Al_xGa_{1-x}In_{1-x-y}As/InP Strained-Layer Quantum-Well Lasers for Subscriber Loop Applications", (Journal of Quantum Electronics, 30, 511(1994))、または第7回インターナショナル・コンファレンス・オン・インジウム・フォスファイド・アンド・リレーテッド・マテリアルズの論文番号WA1.1、1995年のC. E. Zah et al. "High Temperature Operation of AlGaInAs/InP Lasers", (7th International Conference on Indium Phosphide and Related Materials, paper WA1.1(1995))で述べられている。

【0004】また、AlGaAs系では、特開平5-327113号「半導体レーザ素子」、Alのない材料系においても、第13回インターナショナル・セミコンダクタ・レーザ・コンファレンスの論文番号K-7、1992年のH. Kurakake, T. Uchida, H. Soda, S. Yamazaki, "1.07- μm (InAs)₁/(GaAs)₂ Short Period Superlattice Strained Quantum Well Ridge Waveguide Laser", (13th IEEE International Semiconductor Laser Conference, paper K-7(1992))等がある。

【0005】ところが、一般的なリッジ型レーザでは、閾値電流低減の観点からはリッジ底面幅を狭くする必要があり、また、コンタクト抵抗を低減するためには、リッジ上面幅を広くする必要があつて、トレードオフの関係のため、両方とも最適化することが困難であつた。これに対し、青木他「1.5 μm 帯歪InGaAsP/InP MQW 逆メサリッジレーザの高温特性」、1995年電子情報通信学会C-336では、逆メサリッジをポリイミドで埋め込んだ構造をとることにより、このトレードオフを解決して、良好な素子特性を得ている。

【0006】以下、この逆メサリッジ型レーザについて、図面を参照して詳細に説明する。この種の従来の半導体レーザは、横断面図で図9のようになっている。図9に従い、まず、有機金属結晶成長(以下、MOVPEと記す)の工程について述べる。MOVPEの原料ガスは、トリメチルインジウム(以下、TMIと記

10

20

30

40

50

す)、トリメチルガリウム(以下、TMGと記す)、トリメチルアルミニウム(以下、TMAIと記す)、アルシン(以下、AsH₃と記す)、フォスフィン(以下、PH₃と記す)を用い、有機金属は水素のバブリングにより供給する。また、ドーピングについては、適宜、ジシラン(以下、Si₂H₆と記す)、ジメチルジシラン(以下、DMZnと記す)を水素で希釈したガスを用いる。

【0007】結晶成長は、表面の面方位が(100)面のn型InP基板1上に、n-InPバッファ層2を0.4μm成長させた後、n-InGaAsPガイド層206を80nm、歪多重量子井戸構造層、即ち歪MQW層204を57nm、p-InGaAsPガイド層209を80nm、p-InPクラッド層214を2.6μm、p⁺-InGaAsコンタクト層16を0.4μm成長させる。また、MQW層204は、5nmの圧縮歪InGaAsPウェル層が5層設けられ、その間に、無歪のInGaAsPバリア層が8nmづつ設けられた構造となっている。

【0008】このウェハを図9のようにp-InGaAsPガイド層209の表面まで選択エッチングして、残る中央部のリッジが下部で2.5μm、上部で5μm~6μmの幅となるようにする。このとき、エッチング液として、(111)A面がほとんどエッチングされず、また、InPはエッチングされるが、InGaAsPはエッチングされないものを用いる。そうすれば、リッジの側面は、エッチングマスク端から(111)Aが出たところでエッチングがストップし、また、エッチング部の下面は、p-InGaAsPガイド層209が出たところでエッチングがストップする。このため、エッチング時間を精密に制御する必要はない。

【0009】これに中央部リッジの上部のみで開口した二酸化シリコン膜17を形成し、ポリイミド21を埋め込んだ後、p⁺-InGaAsコンタクト層16を形成し、表面電極18を蒸着法やスパッタ法で形成する。この時、コンタクト幅として、5~6μmが得られる。次に、ウェハの厚さを100μmとする裏面研磨を行い、裏面電極19を全面に形成する。

【0010】このウェハを共振器長300μm長に劈開し、30%の反射率の前端面コーティング膜を施し、75%の反射率の後端面コーティング膜を形成すれば、閾値電流10mA、スロープ効率0.45W/Aの半導体レーザ素子が得られる。スロープ効率とは、発振後の注入電流に対する前端面からの光出力の増加率で定義する。

【0011】MQW層とそれを挟むガイド層やクラッド層については、他のものでも良く、例えば、特願平7-47532号「多重量子井戸構造光半導体装置及びその製造方法」で述べているが、図8のように、n型InP基板1の上に、n-InPバッファ層2を0.4μm、組成In_{0.69}Ga_{0.05}Al_{0.26}As_{0.65}P_{0.35}のn

ークラッド層3を0.2μm、GRIN-SCH-歪MQW層4が100nm、p-In_{0.69}Al_{0.13}As_{0.65}P_{0.35}クラッド層11が0.2μm、p-InPクラッド層12を2.6μm成長させても良い。GRIN-SCH-歪MQW層4のGRIN-SCHとは、Graded Refractive Index Separate Confinement Heterostructure のことであり、MQW層を挟んで屈折率が連続的に変化する光閉じ込め層を有しているものである。

【0012】具体的には、バンドギャップ波長が0.96μmのn-In_{0.69}Ga_{0.05}Al_{0.26}As_{0.65}P_{0.35}からバンドギャップ波長が1.05μmのn-In_{0.69}Ga_{0.13}Al_{0.18}As_{0.65}P_{0.35}まで変化させるn-In_{0.69}GaAlAs_{0.65}P_{0.35}GRIN-SCH層5が50nm、n-In_{0.69}Ga_{0.13}Al_{0.18}As_{0.65}P_{0.35}ガイド層6が15nm設けられ、次に、4nmの1%圧縮歪In_{0.84}Ga_{0.16}As_{0.65}P_{0.35}ウェル層7が5層設けられ、その間に、バンドギャップ波長が1.05μmで無歪のIn_{0.69}Ga_{0.13}Al_{0.18}As_{0.65}P_{0.35}バリア層8が8nmの上に、p-In_{0.69}Ga_{0.13}Al_{0.18}As_{0.65}P_{0.35}ガイド層9が15nm設けられ、バンドギャップ波長が1.05μmのn-In_{0.69}Ga_{0.13}Al_{0.18}As_{0.65}P_{0.35}からバンドギャップ波長が0.96μmのn-In_{0.69}Ga_{0.05}Al_{0.26}As_{0.65}P_{0.35}まで変化させるp-In_{0.69}GaAlAs_{0.65}P_{0.35}GRIN-SCH層10が50nm設けられている。このようにMQW層にAlが入っている場合でも、活性層までエッチングする必要がないため、良好な素子特性を得ることができる。

【0013】

【発明が解決しようとする課題】第1の問題点は、従来の技術において、リッジ下部幅の再現性、均一性、制御性が悪く、トータルでおおよそ2.5±0.5μmのばらつきを有し、レーザとして、光閉じ込めのばらつき、注入電流密度のばらつきが生じて、光出力等の特性が安定しないことである。その理由は、エッチングマスク幅にばらつきが無いと仮定しても、p-InPクラッド層214の2.6μmと、p⁺-InGaAsコンタクト層16の0.4μmの厚さのばらつきにより、均一性、再現性を含めてリッジ底面幅に2.5±0.3μmのばらつきが生じるからである。これにマスク幅が±0.2μmばらつくことを加味すれば、トータル2.5±0.5μmのばらつきが生じることになる。また、エッチングマスクとp⁺-InGaAsコンタクト層16の密着性が悪いとアンダーエッチングが生じ、このこともリッジ底面幅のばらつきに影響を及ぼす。リッジ底面幅は、光のフィールドの広がり形状を決めるため、閾値電流、スロープ効率、光放射角等の特性に敏感に影響を与える。リッジ底面幅がばらつくことこれらの特性がばらつき、良好な特性を均一に再現良く得ることができなくなる。

【0014】第2の問題点は、非常に低い閾値と非常に狭い放射角を実現するための、狭い活性層幅が実現できないことである。その理由は、活性層幅の制御性という第1の問題点が、活性層幅が狭いときに特に大きな困難を引き起こすことと、リッジの両脇に、InPに比べ、非常に屈折率の低いポリイミドが大きな体積で存在するため、導波光のカットオフが生じないためには、ある程度の広さのリッジ底面幅が必要となるからである。このように、実効的な活性層幅を狭くできないと、同じ注入電流に対して注入電流密度が低くなり、超低閾値が実現できなくなり、バイアスを固定して使うような半導体レーザは製造できない。また、発光放射角を小さくするためには、活性層幅を狭くして導波光の周りへのしみ出しを大きくする必要があるが、ポリイミドは屈折率が小さすぎるため、このようなことを実現するのは困難である。放射角を小さくできない場合は、半導体レーザとファイバとの結合効率が劣化し、ファイバアウトの光出力が悪くなる。

【0015】第3の問題点は、AlGaInP/GaInP系の可視レーザのように、リッジ形成のエッチング時にクラッド層をわずかに残す必要がある場合は、やはりエッチング時間の制御が厳しく、良好な均一性、再現性が得られないことである。

【0016】第4の問題点は、AlGaInP/GaInP系の可視レーザ等でストライプ方向を逆メサ方向にすると、閾値電流が上昇するという問題がある。その理由は、GaInPのMO-VEP結晶では、オーダリングが生じ、結晶の対称性が異なってくるため、逆メサと順メサで光の電界の方向が90°変わった時に誘導放出確率が異なってくる。可視レーザの場合、この原因で、順メサストライプに対して逆メサストライプの方が閾値電流が悪化する。

【0017】第5の問題点は、逆メサリッジでは6μm程度のコンタクト幅しか得られず、十分低いコンタクト抵抗が得られないことである。

【0018】第6の問題点は、高信頼性を安定して得ることができないことである。その理由は、活性層のすぐ脇に比較的大きな体積のポリイミドがあるため、ストレスの影響を受けやすいからである。

【0019】本発明は上記の課題を解決するためになされたものであって、制御性、再現性、均一性の悪化の原因となる、半導体結晶のエッチング工程や活性層を露出させる工程無しに製造することができ、屈折率導波を実現し、かつ、丸く狭い光放射角を有する光半導体装置およびその製造方法を提供することを目的とする。さらに、低閾値電流、高スロープ効率を実現するために、高電界に耐え、漏れ電流が極小の電流ブロック層を得ることを目的とする。

【0020】

【課題を解決するための手段】上記の目的を達成するた

めに、本発明の光半導体装置は、半導体基板上に、活性層、ストライプ状に開口した誘電体膜が順次設けられ、誘電体膜の開口部から半導体結晶をエピタキシャル成長させて開口部外方の誘電体膜の上にまで載りかかるような形状のクラッド層とし、誘電体膜を電流ブロック層や光閉じ込め層として機能させるとともに、クラッド層上面のコンタクト層を介して上部電極が設けられたことを特徴とするものである。また、前記ストライプ状の開口部の幅を0.5μm~2μmの範囲としたり、ストライプ状の開口部を複数箇所設ける、あるいは、前記誘電体膜と活性層との距離を0.3μm以内とするとよい。

【0021】さらに、他の形態としては、前記クラッド層と同一導電型のクラッド層が前記活性層の下に設けられ、それと逆の導電型の拡散領域が活性層に達するように形成された構造、前記活性層がメサストライプ形状とされ、その表面を覆うように前記誘電体膜が設けられ、メサストライプの上面に前記開口部が設けられた構造、前記エピタキシャル成長させた半導体結晶の両側方にも同様の半導体結晶が成長され、中央の半導体結晶のみが前記上部電極と電気的に接続されたクラッド層となっている構造、等を採用することができる。

【0022】また、本発明の光半導体装置の製造方法は、半導体基板全面に活性層を結晶成長させる工程と、その上にストライプ状に開口した誘電体膜を形成する工程と、誘電体膜の開口部から半導体結晶を選択的に成長させ、誘電体膜上に載りかかるまで結晶成長させてクラッド層とし、その上面に連続的にコンタクト層まで成長させる工程とを有することを特徴とするものである。

【0023】本発明においては、ストライプ状に開口した誘電体膜の間から誘電体膜上に半導体結晶が載りかかるように形成することにより、クラッド層の形状を形成し、また、誘電体膜が活性層の脇にあつて電流ブロック、光閉じ込めの機能を果たしている。このため、従来のように半導体層のエッチングにより、クラッドの形状を光閉じ込めに適した形に形成する必要がなくなり、半導体層のエッチングに起因する均一性、再現性、制御性の欠如を排除することができる。

【0024】また、誘電体膜は、例えば200nm程度に厚さを薄くできることから、誘電体が開口している発光部の脇では、活性層と誘電体膜を合わせた有効屈折率をほとんどInPと等価にできる。このため、BH構造と似た設計ができるため、狭い活性層幅に対応することができる。

【0025】また、絶縁体である誘電体膜が電流ブロック層として機能するため、漏れ電流が生じることがなく、例えば1.5μmと狭い幅の活性層に電流が集中的に注入される。このため、閾値電流の低減、スロープ効率の向上、最大光出力の向上、温度特性の向上が達成される。

【0026】

【発明の実施の形態】以下、本発明の第1の実施の形態について図1～図3を参照して詳細に説明する。図1は本実施の形態の半導体レーザ（光半導体装置）の構造を示す断面図である。

【0027】図1に示すように、本実施の形態の半導体レーザは、n型InP基板1上の全面に、n-InPバッファ層2が0.4μm、組成がIn_{0.69}Al_{0.31}As_{0.65}P_{0.35}のn-クラッド層3が0.2μm、GRIN-SCH-MQW層4、組成がIn_{0.69}Al_{0.31}As_{0.65}P_{0.35}のp-クラッド層11が100nm、p-InPクラッド層12が50nm積層されている。

【0028】その上に1.5μm幅で開口した厚さ200nmの窒化シリコン膜13が形成され、開口部から窒化シリコン膜13の上にまで選択成長した高さ4μmのp-InP選択成長層14が形成され、その上にp⁺-InGaAsPコンタクト層15、p⁺-InGaAsコンタクト層16が形成されている。また、上面側の全面を覆う表面電極18と、n型InP基板1の下に裏面電極19が設けられている。

【0029】クラッド層3とGRIN-SCH-MQW層4とP-クラッド層11ではAs/V比を0.65と一定としている。この詳細の構造については、図8のバンドダイアグラム図を参照して説明する。組成In_{0.69}Ga_{0.05}Al_{0.26}As_{0.65}P_{0.35}でバンドギャップ波長0.9μmのn-クラッド層3の上に、GaとAlの比を連続的に変化させて、バンドギャップ波長が0.96μmのn-In_{0.69}Ga_{0.05}Al_{0.26}As_{0.65}P_{0.35}からバンドギャップ波長が1.05μmのn-In_{0.69}Ga_{0.13}Al_{0.18}As_{0.65}P_{0.35}まで変化させるn-In_{0.69}GaAlAs_{0.65}P_{0.35}GRIN-SCH層5が50nm、n-In_{0.69}Ga_{0.13}Al_{0.18}As_{0.65}P_{0.35}ガイド層6が15nm設けられ、次に、4nmの1%圧縮歪In_{0.84}Ga_{0.16}As_{0.65}P_{0.35}ウェル層7が5層設けられ、その間に、バンドギャップ波長が1.05μmで無歪のIn_{0.69}Ga_{0.13}Al_{0.18}As_{0.65}P_{0.35}バリア層8が8nm設けられている。その上に、In_{0.69}Ga_{0.13}Al_{0.18}As_{0.65}P_{0.35}ガイド層9が15nm設けられ、バンドギャップ波長が1.05μmのn-In_{0.69}Ga_{0.13}Al_{0.18}As_{0.65}P_{0.35}からバンドギャップ波長が0.96μmのn-In_{0.69}Ga_{0.05}Al_{0.26}As_{0.65}P_{0.35}まで変化させるp-In_{0.69}GaAlAs_{0.65}P_{0.35}GRIN-SCH層10が50nm設けられている。

【0030】次に、上記構成の半導体レーザの製造方法について、図2、図3を参照して詳細に説明する。まず、図2に示すように、面方位(100)のn型InP基板1上の全面に、MO-VPE法によりn-InPバッファ層2、n-クラッド層3、GRIN-SCH-MQW層4を成長させ、さらに、p-In_{0.69}Al_{0.31}

As_{0.65}P_{0.35}クラッド層11、p-InPクラッド層12を連続成長させる。n-クラッド層3からp-クラッド層11までは、AsH₃とPH₃の供給量は常に一定とする。III族の原料ガスは、TMI、TMG、TMAIである。ドーピングについては、適宜、Si₂H₆、DMZnガスを用いる。この後、窒化シリコン膜を200nmの厚さで全面に形成し、フォトリソグラフィとドライエッチングにより、1.5μm幅の開口部を設ける。

【0031】この上に、p-InP選択成長層14、p⁺-InGaAsPコンタクト層15、p⁺-InGaAsコンタクト層16を連続成長させると、図3のような形状となる。p-InP選択成長層14を成長し始める初期では、窒化シリコン膜13上には、InPは載らず、開口部の上に(100)面と2つの(111)B面で囲まれた台形形状に成長する。この後、2つの(111)B面が合わさった三角形形状になった後は、(111)B上にもInPが成長していき、窒化シリコン膜13上に(111)A面を形成するかたちで成長が進んでいく。p-InP選択成長層14は、最終的に、窒化シリコン膜13上に両脇がそれぞれ2～3μm載るように成長させ、p-InPクラッド層12から上に4μmの高さになるように成長させる。このように成長させることにより、導波光は、p⁺-InGaAsPコンタクト層15やp⁺-InGaAsコンタクト層16や表面電極18にかからなくなる。

【0032】この選択成長の後、表面電極18を蒸着法やスパッタ法で形成する。この時、コンタクトの幅を、トータル10μmにわたって確保することができる。最後に、ウェハの厚さを100μmとする裏面研磨を行い、裏面電極19を全面に形成する。

【0033】このウェハを共振器長300μm長に劈開し、30%の反射率の前端面コーティング膜を施し、75%の反射率の後端面コーティング膜を形成して、光出力特性を評価すると、閾値電流7mA、スロープ効率0.55W/Aの半導体レーザが得られた。また、150μm長に劈開し、前方80%、後方95%の反射膜をつけて評価すると、-40℃から85℃の間で、光出力変動が2dB以下であった。

【0034】本実施の形態の半導体レーザにおいては、従来の半導体レーザのように半導体層を大きくエッチングすることなく、窒化シリコン膜のみを加工すればよい。ため、1.5μm±0.1μmの精度で活性層幅を制御することができる。これにより、閾値電流を±5%、スロープ効率を±2%の均一性、再現性で制御できるようになる。また、光放射角の狭い半導体レーザを製造する場合に必要となる0.5～1.0μmでの活性層幅の制御が容易となる。その理由は、活性層幅は誘電体膜の開口幅のみで決まり、しかも窒化シリコン膜のパターニングが制御良くできるからである。

【0035】また、200nmの厚さの窒化シリコン膜

10

20

30

40

50

13は、GRIN-SCH-MQW層4から150nmの位置にあり、窒化シリコン膜13の開口部以外では等価的にInPに近い有効屈折率をもっている。これは、活性層と誘電体膜の距離が0.3μm以内であれば実現することができる。このとき、光のフィールドは開口部に有効に閉じ込められ、25°以内の放射角が得られる。また、活性層と誘電体膜の距離が0.3μm以内であるため、注入電流の横広がりが抑えられ、フィールドの横モードの安定性と、無効電流の防止を達成することができる。

【0036】また、開口幅が2μm以内であれば、高次モードはたらず、キックの発生が免れ、また、電流が十分に狭窄されるので、低閾値電流、高スロープ効率を得ることができる。ただし、開口幅を0.5μm以下に狭くすると、フォトリソグラフィが難しくなるという問題もあるが、そもそも導波光のカットオフが起きるので、これは0.5μm以上にする必要がある。

【0037】以上のような構造はスポットサイズ変換素子に応用できる。その場合、窒化シリコン膜13の開口部の幅を、光の出射面の近くで1.5μmから0.5μmに狭めていき、光のスポットの大きさを出射面で大きくすることにより、光の放射角を10°と非常に小さくすることができる。この結果、ファイバとの結合効率が向上する。

【0038】また、本実施の形態では、n-InP基板上の構造について述べたが、p-InP基板やその他の化合物半導体に適用できることは言うまでもない。また、分布帰還型レーザ(DFB-LD)にも勿論適用することができる。また、上述の開口部の幅を2μmとし、これを3μm間隔で3箇所から6箇所設けることにより、複数箇所からの発光をひとまとめにして大出力の半導体レーザを実現することもできる。

【0039】以下、本発明の第2の実施の形態について図4を参照して説明する。図4は本実施の形態の半導体レーザ(光半導体装置)の構造を示す断面図である。第1の実施の形態では、最初のMO-VPEの結晶成長の際に、GRIN-SCH-MQW層4の中にp-n接合を形成しているが、図4の本実施の形態においては、最初のMO-VPE成長の際にはn型のみで成長させ、p-n接合を形成しない。

【0040】具体的には、第1の実施の形態におけるGRIN-SCH-MQW層4の中のp-In_{0.69}Ga_{0.31}As_{0.65}P_{0.35}GRIN-SCH層10の部分は、これに代えてノンドーピングでn型とし、その上はp-クラッド層11の代わりにn-クラッド層111を成長させる。その上にn-InPスペーサ層112を介して1.5μm幅で開口した厚さ300nmの二酸化シリコン膜113を形成した後、MO-VPE炉内でDMZnガ스에さらし、表面から160nmの深さまでGRIN-SCH-MQW層4に到達するようにp-拡散領域20

を形成する。

【0041】その後、MO-VPE炉内で引き続いて、開口部から二酸化シリコン膜113の上にまでにp-InP選択成長層14を選択成長させ、連続して、p⁺-InGaAsPコンタクト層15、p⁺-InGaAsコンタクト層16を結晶成長させる。

【0042】以降は第1の実施の形態と同様に、上面側の全面を覆う表面電極18と、n型InP基板1の下に裏面電極19を形成する。

10 【0043】このように、結晶成長中にp-n接合を形成せず、選択拡散によりp-n接合を形成することにより、結晶内でのp-n接合面積を著しく低減することができる。また、窒化シリコン膜に代えて誘電率のより小さい二酸化シリコン膜を用いることにより、誘電体膜での電気容量も低減することができる。このことから、本実施の形態によれば、チップの容量を大きく低減でき、10GHzの高速変調が可能な半導体レーザを得ることができる。

20 【0044】本実施の形態の半導体レーザは、変形して光変調器に応用することができる。例えば、1.55μm帯のレーザ光を外部変調する光変調器に適用した場合、10GHz以上の高速応答を容易に達成できる。この時は、GRIN-SCH-MQW層4の遷移エネルギーを1.48μmにするため、ウェルは1%圧縮歪In_{0.77}Ga_{0.23}As_{0.8}P_{0.2}とし、バリアとガイド層はバンドギャップ波長が1.12μmのIn_{0.62}Ga_{0.38}Al_{0.19}As_{0.8}P_{0.2}とし、これらを挟むGRIN-SCH層は、バンドギャップ波長が1.12μmのIn_{0.62}Ga_{0.38}Al_{0.19}As_{0.8}P_{0.2}からバンドギャップ波長が0.94μmのIn_{0.62}Ga_{0.38}Al_{0.33}As_{0.8}P_{0.2}まで変化する組成とする。さらに、n-クラッド層3とp-クラッド層11はバンドギャップ波長が0.89μmのIn_{0.62}Al_{0.38}As_{0.8}P_{0.2}とする。また、共振器長は150μmとし、端面は窓構造の無反射コーティングとする。

40 【0045】以下、本発明の第3の実施の形態について図5および図6を参照して説明する。本実施の形態においては、第1の実施の形態と同様に、最初のMO-VPE成長を行った後、窒化シリコン膜13を形成する前に、図5のように、メサトップ幅が4.5μm、深さがn-InPバッファ層2の途中までとなるように両サイドをエッチングし、その後は、第1の実施の形態と同様に結晶成長、電極形成を行う。このことにより、拡散を用いることなく、低容量化を達成することができる。

50 【0046】さらに、第3の実施の形態の変形例として、図6に示すように、Alの入らない系において、メサ幅を活性層幅として適当な1.5μmの幅まで小さくする。活性層としては従来例で述べたものと同様のものを使い、まず、n型InP基板1上に、n-InPバッファ層2を0.4μm成長させた後、n-InGaAs

s Pガイド層206を80nm、歪多重量子井戸構造層、即ち歪MQW層204を57nm、p-InGaAs Pガイド層209を80nm、p-InPクラッド層214を50nm結晶成長させる。これを幅1.5μm、高さ500nmのメサが残るように、両サイドをエッチングする。

【0047】その後、窒化シリコン膜を厚さ200nmで全面に形成し、メサトップ以外にネガレジストを残すようにフォトリソグラフィを行う。このフォトリソグラフィでは、中央部を3μmの幅で遮光するコンタクトマスクを用い露光する。このとき、マスクの遮光部の下もエッチングした部分については散乱光により感光するので、ネガレジストをメサトップ以外のみに残すことができる。この後、バッファード弗酸によりエッチングし、ネガレジストを除去して、メサトップ部分でのみ開口する窒化シリコン膜13を形成する。

【0048】この後は、上に述べた例と同様に、p-InP選択成長層14、p⁺-InGaAs Pコンタクト層15、p⁺-InGaAs コンタクト層16を成長させ、表面電極18と裏面電極19を形成する。

【0049】この第3の実施の形態の変形例では、活性層が一旦露出するため、Alの入った系には適用できないが、InGaAs P系に適用すれば、注入された電流は100%活性層に流れ込むため、閾値電流の低減、スロープ効率の向上、温度特性の向上、最大光出力の向上を達成することができる。

【0050】以下、本発明の第4の実施の形態について図7を参照して説明する。本実施の形態においては、第1の実施の形態と同様に、最初のMO-VP E成長を行った後、窒化シリコン膜13を間隔を1.5μm、それぞれの幅が10μmの1対のストライプの形状に形成する。この窒化シリコン膜13の上に、開口部端から2.5μmの幅で載りかかるようにp-InP選択成長層14を成長させ、引き続いて、p⁺-InGaAs コンタクト層16を成長させる。その後、中央の成長部のところだけが長さ6μmにわたって開口した二酸化シリコン膜17を形成し、表面電極18と裏面電極19を形成する。

【0051】この第4の実施の形態では、表面のコンタクトをとるための二酸化シリコン膜17を形成する工程が追加される欠点があるが、左右に大きな結晶成長領域があるため、全面成長に対する選択成長の組成ずれが少なく、選択成長領域のp⁺-InGaAs コンタクト層16の組成制御が容易であるという利点がある。また、中央のリッジとほぼ等しい高さの成長部が両脇にあるため、チップのジャンクション側を下にヒートシンクにマウントしても、中央のリッジに大きなストレスが入らないという利点がある。

【0052】なお、本発明の技術範囲は上記実施の形態に限定されるものではなく、本発明の趣旨を逸脱しない

範囲において種々の変更を加えることが可能である。例えば各層の組成、膜厚等の具体的な数値等については適宜変更が可能である。

【0053】

【発明の効果】以上詳細に説明したように、本発明の第1の効果は、例えば1.5μm±0.1μm程度の高精度で活性層幅を制御することができる。これにより、閾値電流を±5%、スロープ効率を±2%の均一性、再現性で制御できるようになる。また、光放射角の狭い半導体レーザを製造する場合に必要となる0.5~1.0μmでの活性層幅の制御が容易となる。その理由は、活性層幅は誘電体膜の開口幅のみで決まり、しかも誘電体薄膜のパターニングが制御良くできるからである。第2の効果は、漏れ電流を無くことができ、閾値電流の低減、スロープ効率の向上を達成することができる。それぞれ、従来例に対して10%~20%向上させることができる。その理由は、絶縁体である誘電体膜を用いて電流狭窄を実現し、かつ、誘電体膜と活性層の間の距離を0.3μm以内として、注入電流の横広がりを防止しているからである。第3の効果は、屈折率の低い誘電体膜により精度の良い間隔で導波光を閉じ込めるため、横モードを0次モードに安定的に維持することができる。これにより-40℃から85℃までキンクフリーとすることができる。第4の効果は、一般に逆メサリッジ型レーザではコンタクト幅が6μm程度しか得られず、300μmの共振器長で約7Ωのコンタクト抵抗があったのに対して、本発明では、活性層幅を0.5~2.0μmとしたまま、トータルのコンタクト幅として10μm程度が得られ、約4Ωのコンタクト抵抗とすることができる。コンタクト抵抗が下がることにより、駆動電圧が小さくできる他、発熱を防げるため、レーザの温度特性、高出力特性を改善できる効果がある。第5の効果は、ポリミドを用いていないために、MTF (Median Time to Failure) を常に100万時間以上に安定して生産できるようになる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態である半導体レーザを示す断面図である。

【図2】同、半導体レーザの一実施例の製造工程の一工程図である。

【図3】図2の次工程図である。

【図4】本発明の第2の実施の形態である半導体レーザを示す断面図である。

【図5】本発明の第3の実施の形態である半導体レーザを示す断面図である。

【図6】本発明の第3の実施の形態の変形例を示す断面図である。

【図7】本発明の第4の実施の形態である半導体レーザを示す断面図である。

【図8】半導体レーザのバンドダイアグラム図である。

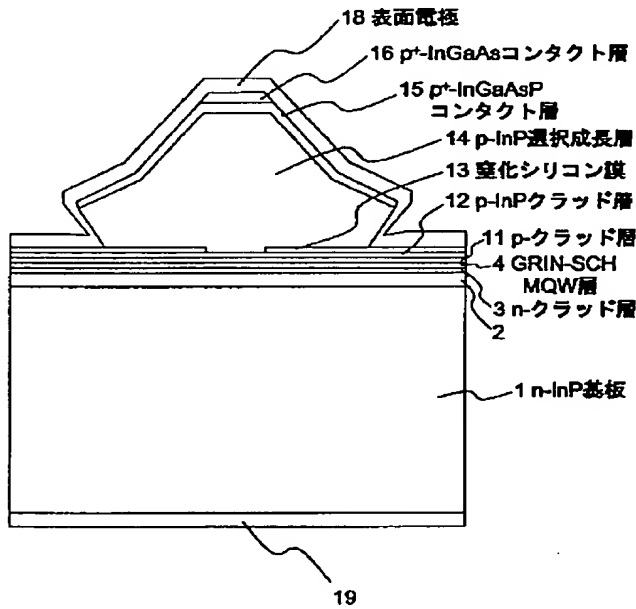
13

【図9】従来の半導体レーザを示す断面図である。

【符号の説明】

- 1 n型InP基板
- 2 n-InPバッファ層
- 3 n-クラッド層
- 4 GRIN-SCH-歪MQW層
- 5 $n\text{-In}_{0.69}\text{Ga}_{0.13}\text{Al}_{0.18}\text{As}_{0.65}\text{P}_{0.35}\text{GRIN-SCH層}$
- 6 $n\text{-In}_{0.69}\text{Ga}_{0.13}\text{Al}_{0.18}\text{As}_{0.65}\text{P}_{0.35}\text{ガイド層}$
- 7 圧縮歪 $\text{In}_{0.84}\text{Ga}_{0.16}\text{As}_{0.65}\text{P}_{0.35}$ ウェル層
- 8 無歪 $\text{In}_{0.69}\text{Ga}_{0.13}\text{Al}_{0.18}\text{As}_{0.65}\text{P}_{0.35}$ バリア層
- 9 $\text{In}_{0.69}\text{Ga}_{0.13}\text{Al}_{0.18}\text{As}_{0.65}\text{P}_{0.35}\text{ガイド層}$
- 10 p-In $_{0.69}\text{Ga}_{0.13}\text{Al}_{0.18}\text{As}_{0.65}\text{P}_{0.35}\text{GRIN-SCH層}$
- 11 p-クラッド層

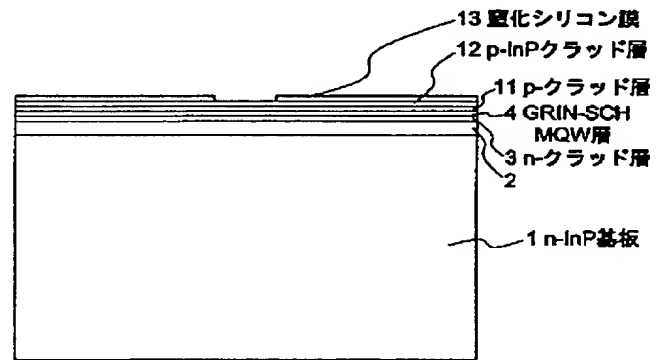
【図1】



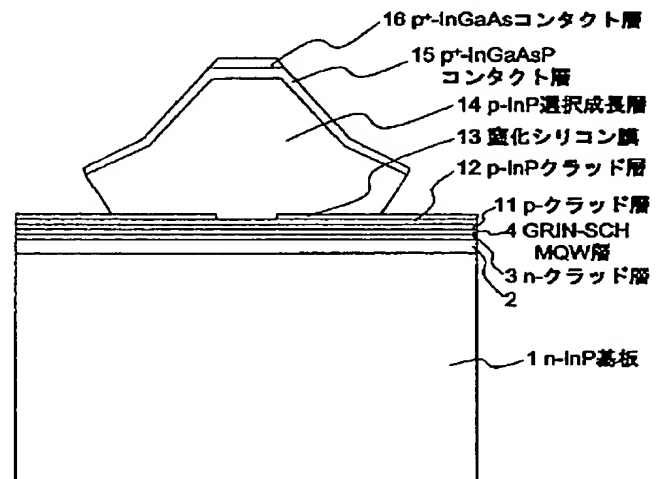
14

- 12 p-InPクラッド層
- 13 窒化シリコン膜
- 14 p-InPクラッド選択成長層
- 15 p+-InGaAsPコンタクト層
- 16 p+-InGaAsコンタクト層
- 17 二酸化シリコン膜
- 18 表面電極
- 19 裏面電極
- 20 p-拡散領域
- 21 ポリイミド
- 111 n-クラッド層
- 112 n-InPスペーサ層
- 113 二酸化シリコン膜
- 204 MQW層
- 206 n-InGaAsPガイド層
- 209 p-InGaAsPガイド層
- 214 p-InPクラッド層

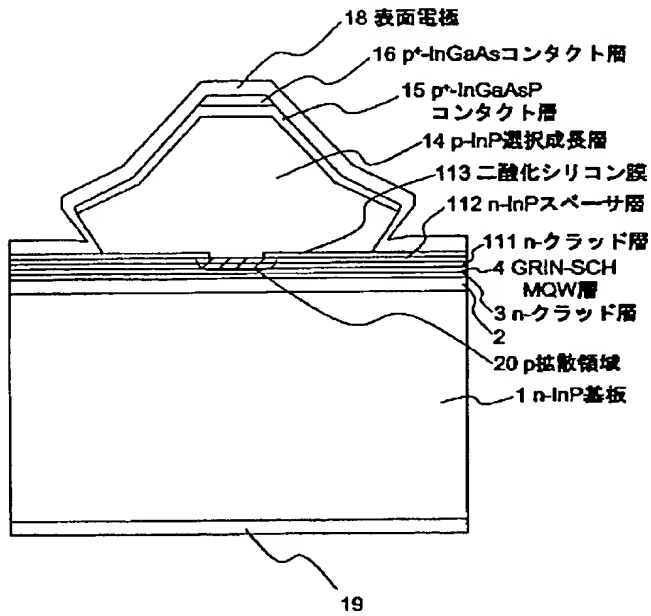
【図2】



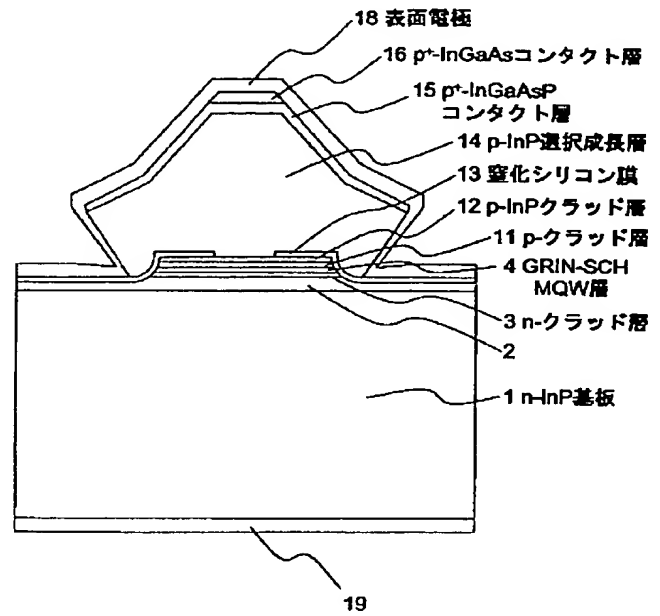
【図3】



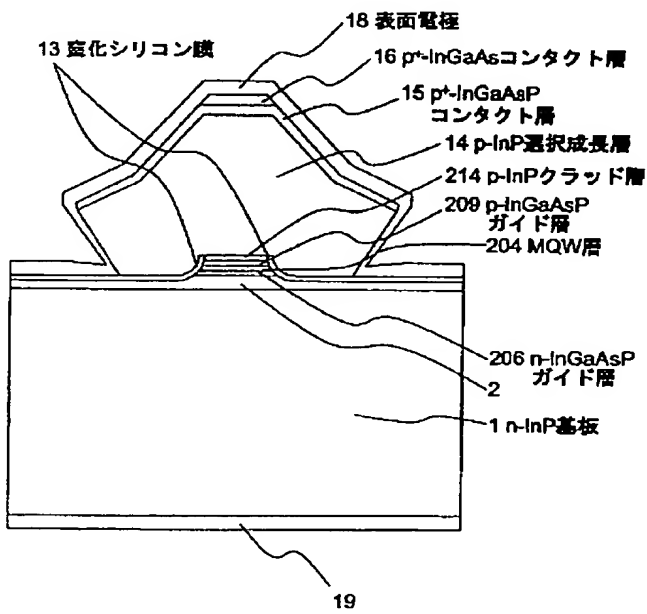
【図4】



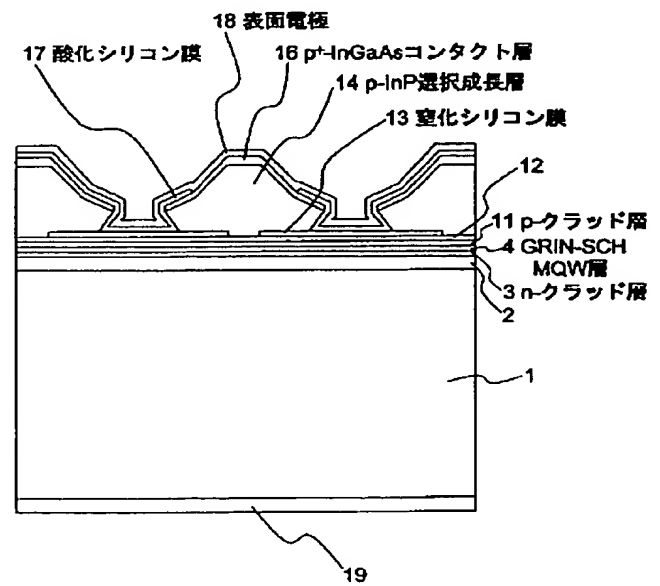
【図5】



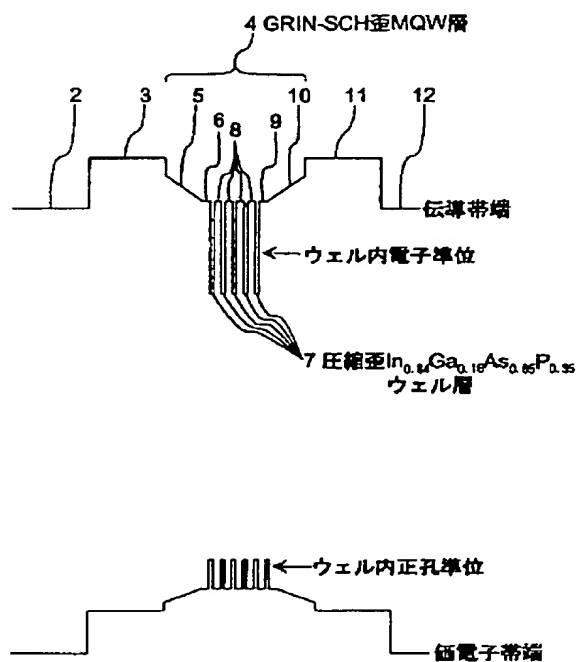
【図6】



【図7】



【図8】



【図9】

